１．関数$f(x,y)=3x^2-6xy+9y^2-22x+30y+43$について，次の問いに答えよ．

（ｉ）　この関数の極値を求めなさい．

$(x,y)=(3,-\frac{2}{3})$ のとき,$f(x,y)=0$

（ii）　この極値は極大値と極小値のいずれか．理由を明らかにして答えよ．

$f(x,y)$の極値が下に凸であることから、$f(x,y)$は極小値である。

２．関数$f(x)=\frac{1}{3e^{ix}}+\frac{e^{-ix}}{2}$について，次の問いに答えよ．また，$e^{ix}=\cos x+i\sin x, e^{-ix}=\cos x-i\sin x$とする．

（ｉ）　関数$f(x)$における区間$[0,2\pi]$で積分し，解を示せ．

0

（ii）　関数$f(x)$における区間$\left[-\frac{\pi}{2},\frac{\pi}{2}\right]$で積分し，解を示せ．

$\frac{5}{3}$

（iii）　関数$f(x)$を二階微分し，解を示せ．

$-\frac{5}{6}e^{-ix}$

３．２つの行列

$$\mathrm{A}=\begin{bmatrix}-5 & 7 & -3\\ -2 & 5 & 2\\ -3 & 7 & -5\end{bmatrix}\text{とB}=\begin{bmatrix}7 & 5 & 2\\ -3 & -6 & 3\\ 2 & -5 & 7\end{bmatrix}$$

に対して，次の問いに答えよ．

（ｉ）　$(A+B)^T$を求めよ．

$$\begin{bmatrix}2 & 12 & -1\\ -5 & -1 & 5\\ -1 & 2 & 2\end{bmatrix}^T$$
$$=\begin{bmatrix}2 & -5 & -1\\ 12 & -1 & 2\\ -1 & 5 & 2\end{bmatrix}$$

受験番号

（ii）　ABを求めよ.

$$\begin{bmatrix} -62 & -52 & -10 \\ -25 & -50 & 25 \\ -52 & -32 & -20 \end{bmatrix}$$

（iii）　$|AB|$を求めよ.

$$\begin{vmatrix} -62 & -52 & -10 \\ -25 & -50 & 25 \\ -52 & -32 & -20 \end{vmatrix} = 0$$

（iv）　$|xA + yB| = 0$を満たす実数xとyの関係式を求めよ.

$$xA + yB = \begin{pmatrix} -5x + 7y & 7x + 5y & -3x + 2y \\ -2x - 3y & 5x - 6y & 2x + 3y \\ -3x + 2y & 7x - 5y & -5x + 7y \end{pmatrix}$$

$$|xA + yB| = x(10x - 57y)(8x - 9y)$$

$|xA + yB| = 0$ を満たす場合、

$$x(10x - 57y)(8x - 9y) = 0$$

$$y = \frac{10}{57}x, y = \frac{8}{9}x$$

受験番号

(1)

(1)f1: 5

(2)

```
void swap(int *a, int *b){
  int temp;
  temp=*a; *a=*b; *b=temp;
}
```

(3)

(3) 1 2 3 4 5 6 7 7 8 9

(4)

(4)s:245

(5)

(5):

234

567

891

(6)

(6-1)

```
CL2.total=CL2.math+CL2.eng+CL2.sci;
        CL1[i].math=CL2.math;
        CL1[i].eng=CL2.eng;
        CL1[i].sci=CL2.sci;
        CL1[i].total=CL2.total;
```

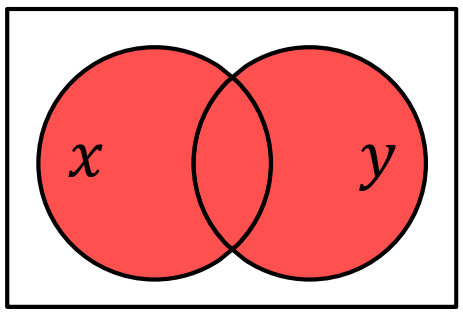
(6-2)

```
  for(i=1; i<3; i++){
        if(max < CL1[i].total){
            max=CL1[i].total;
            max_i=i;
      }
}
```

問題１．次の論理関数 f に対応する**真理値表**と**ベン図**を完成させよ．なお，ベン図の作成にあたっては，論理１となる領域を斜線で明示せよ．

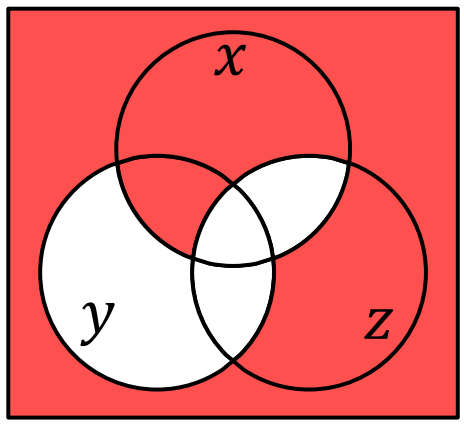
(1) $f(x,y)=\overline{\bar{x}\cdot\bar{y}}=\bar{\bar{x}}+\bar{\bar{y}}=x+y$

x	y	f
0	0	**0**
0	1	**1**
1	0	**1**
1	1	**1**



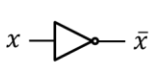
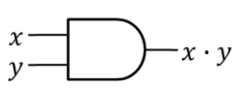
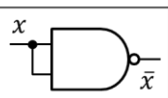
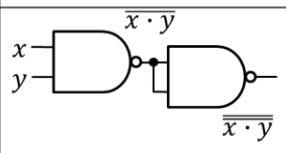
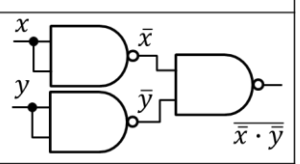
(2) $f(x,y,z)=\bar{x}\cdot\bar{y}+x\cdot\bar{z}=\bar{x}\cdot\bar{y}\cdot z+\bar{x}\cdot\bar{y}\cdot\bar{z}+x\cdot y\cdot\bar{z}+x\cdot\bar{y}\cdot\bar{z}$

x	y	z	f
0	0	0	**1**
0	0	1	**1**
0	1	0	**0**
0	1	1	**0**
1	0	0	**1**
1	0	1	**0**
1	1	0	**1**
1	1	1	**0**



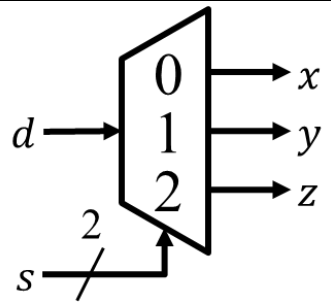
問題２．論理回路において，全ての論理関数を表現できる論理関数の組み合わせを完全系という．例えば，論理積(AND)，論理和(OR)および否定(NOT)の 3 種は代表的な完全系であり，この他にも否定論理積(NAND)や否定論理和(NOR)はそれ一種のみで完全系を構成できることが知られている．完全系である**AND，OR および NOT の 3 種と等価な論理関数を NAND のみで構成**できることを示し，**NAND が完全系であることを証明**せよ．

まず，否定 $\bar{x}$ と等価な論理関数を考えると，$\bar{x}=\overline{x\cdot x}$ として単一変数を用いた NAND 演算で構成できる．次に，論理積は $x\cdot y=\overline{\overline{(x\cdot y)}}=\overline{\overline{(x\cdot y)}\cdot\overline{(x\cdot y)}}$ と表現可能であり，これは 2 変数 x，y に対する NAND 演算結果に対して上記の NAND による否定演算を行えばよい．最後に，論理和を $x+y=\overline{\overline{(x+y)}}$ とした上でド・モルガンの法則を適用すると，$x+y=\overline{\overline{(x+y)}}=\overline{\overline{(x\cdot x)}\cdot\overline{(y\cdot y)}}$ と表現できる．これは 2 変数をそれぞれ否定演算した結果に NAND 演算を行えばよい．以上より，下図に示すように AND，OR および NOT は，それぞれ NAND 演算 2 回，3 回および 1 回で等価な論理関数を構成可能であり，NAND は完全系として成立する．

完全系	否定(NOT)	論理積(AND)	論理和(OR)
NOT AND OR			
NAND			

受験番号	

問題３．右図に示すように，2 ビットの選択信号 $s\ (= s_1 s_0)$ の値に基づいて，1 ビットのデータ d を x，y および z のいずれかに出力する選択回路について考える．例えば，$s_1 s_0$ = "01"，すなわち 1 の場合は y が選択され，そのときの d の値がそのまま y に出力される．なお，選択されなかった出力は 0 であり，$s_1 s_0$ = "11"，すなわち 3 が選択されることはないため，このときの出力は全て組合せ禁止(don't care，冗長項)とする．この回路について，以下の問いに答えよ．



(1) 各出力に対する右記の**真理値表**の空欄を全て埋めて完成させよ．
なお，組合せ禁止は「＊」と表記する．

d	s_1	s_0	x	y	z
0	0	0	0	0	0
0	0	1	0	**0**	0
0	1	0	0	0	0
0	1	1	*	*	*
1	0	0	1	0	0
1	0	1	0	**1**	0
1	1	0	0	0	1
1	1	1	*	*	*

(2) 各出力に対する**論理関数**を求めよ．なお，式の変形や簡単化は不要である．

$$x = d \cdot \overline{s_1} \cdot \overline{s_0}$$

$$y = d \cdot \overline{s_1} \cdot s_0$$

$$z = d \cdot s_1 \cdot \overline{s_0}$$

(3) 各出力に対する下記の**カルノー図**を完成させよ．
なお，簡単化に係る主項は矩形で囲うこと．

x

d \ s_1s_0	00	01	11	10
0			*	
1	1		*	

y

d \ s_1s_0	00	01	11	10
0			*	
1		1	*	

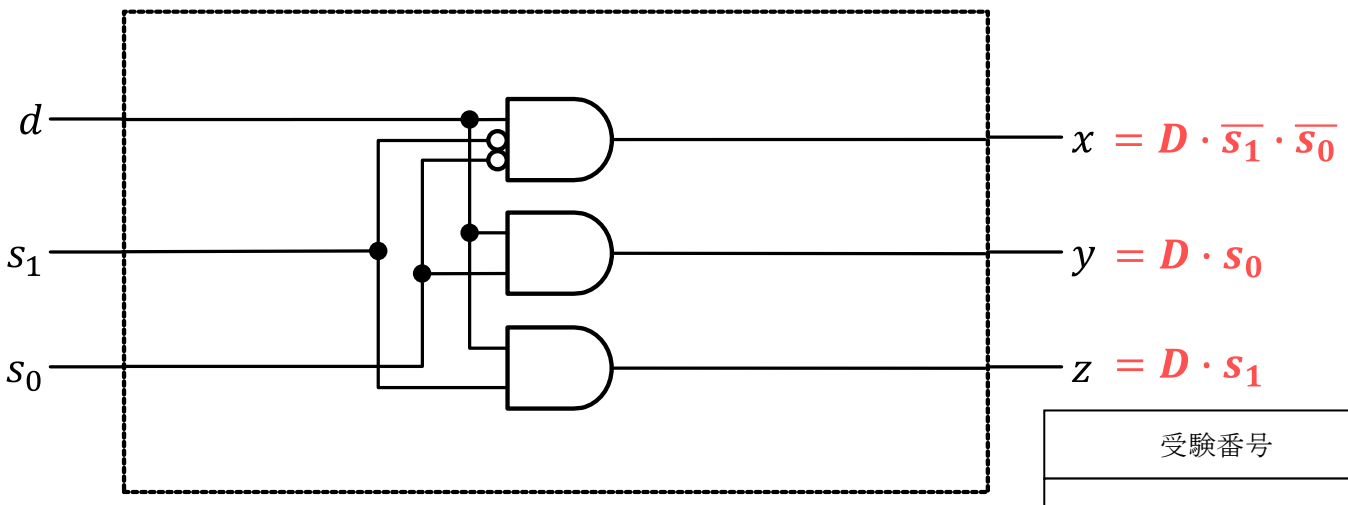
z

d \ s_1s_0	00	01	11	10
0			*	
1			*	1

(4) (3)のカルノー図に基づいて，各出力に対する**簡単化後の論理関数**を求めよ．

$$x = d \cdot \overline{s_1} \cdot \overline{s_0} \qquad y = d \cdot s_0 \qquad z = d \cdot s_1$$

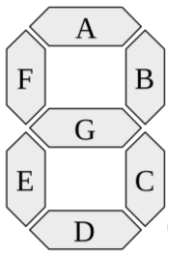
(5) (4)の各出力に対する論理関数に基づいて，下記の破線内に**適切な論理ゲートを配置して選択回路**を設計せよ．



受験番号	

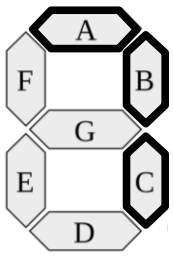
問題４．4 ビットの入力データ b_3～b_0 に対応して，下図に示す 7 つの LED への出力 A～G を制御する回路について考える．この回路は一般的に 7 セグデコーダ回路と呼ばれ，例えば入力データが $b_3b_2b_1b_0$ = "0111"の場合，つまり 10 進数における 7 が入力された場合には，A，B，Cの 3 つの LED を論理 '1' にして点灯し，7 をデジタル数字として表示する．本問では入力データ 0～9 に対応したデジタル数字の表示に限定し，10 以上の値，つまり $b_3b_2b_1b_0$ = "1010" 以上のデータが入力された場合は考慮せず，組合せ禁止とする．
この 7 セグデコーダ回路の設計について，以下の問いに答えよ．

LED配置



'1' → 点灯
'0' → 消灯

'7'の表示



表示	b_3	b_2	b_1	b_0	A	B	C	D	E	F	G
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	0	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	1	0	1	1
	1	0	1	1	禁止入力 (Don't care)						
	≀										
	1	1	1	1							

(1) 上図の太枠の空欄を埋めて，出力 G に対する**真理値表**を完成させよ．

(2) 出力 G に対する右記の**カルノー図**を完成させよ．なお，簡単化に係る主項は矩形で囲い，組合せ禁止は「＊」と表記とする．

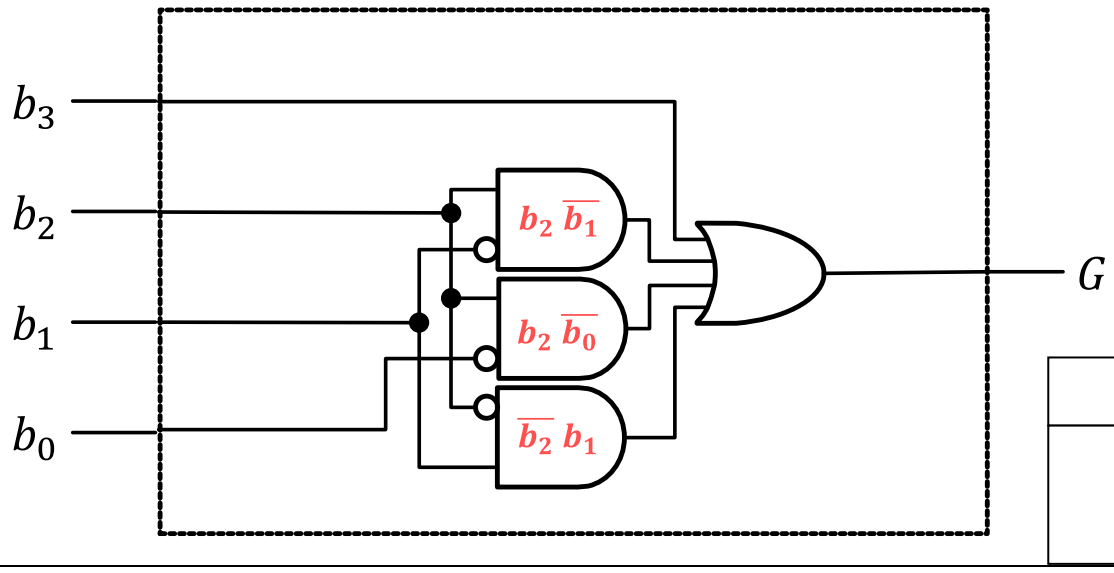
b_3b_2 \ b_1b_0	00	01	11	10
00			1	1
01	1	1		1
11	*	*	*	*
10	1	1	*	*

(3) (2)のカルノー図に基づいて，出力 G に対する**簡単化後の論理関数**を求めよ．

$$G = b_2\overline{b_1} + \boldsymbol{b_2\overline{b_0}} + \overline{b_2}b_1 + b_3 \quad \text{または}$$

$$G = b_2\overline{b_1} + \boldsymbol{b_1\overline{b_0}} + \overline{b_2}b_1 + b_3$$

(4) (3)の出力 G に対する論理関数に基づいて，下記の破線内に適切な論理ゲートを配置して**出力 G に係る論理回路**を設計せよ．なお，(3)の論理関数に含まれない入力に対する配線等は不要である．



受験番号	

２０２６年度　岡山理科大学大学院　修士課程一般入試（Ⅱ期）

理工学研究科 システム科学専攻 情報システムコース 選択Ａ（解答例）

専門科目〔コンピュータ工学〕

（1）２進数、１０進数、１６進数に関する知識を問う

以下において、２進数はすべて８ビットとする。
浮動小数点表現は以下の構成とする。
符号：１ビット，指数：３ビット符号なし，
仮数：小数点以下４ビット（５ビット以下切り捨て）
例　１７(10) → ０１０１１０００(2)

2進数 00101110 を10進数に変換せよ
① 符号なし整数の場合 32+8+4+2 46
② 浮動小数点表現の場合 0 010 1110→0.1110×2^2 3.5

2進数 10100110 を10進数に変換せよ
③ 2の補数表現の場合 01011010 64+16+8+2 −90
④ 絶対値表現の場合 −0100110 32+4+2 −38
⑤ 浮動小数点表現の場合 1 010 0110→ −0.0110×2^2 −1.5

10進数 −29を2進数に変換せよ
⑥ 2の補数表現 29→00011101→(反転)11100010 11100011
⑦ バイアス表現(バイアス128) −29+128=99 01100011
⑧ 浮動小数点表現 00011101→0.1110×2^5 1 101 1110

（2）機械語に関する知識を問う

すべての数値は10進数とする。
メモリの初期値

アドレス	データ
100	80
110	100
120	120
130	100

以下の各ステップ毎のレジスタ R0，R1 の内容を書け。
メモリに書き込みがある命令のみ、アドレスとデータを示せ。
数値のみは即値、() は直接およびベースアドレッシング

			Ｒ０	Ｒ１	アドレス	データ
初期値			0	0		
LD	R0, 100	①	１００	0		
LD	R1, (R0)	②	１００	８０		
ADD	R0, 20	③	１２０	８０		
LD	10(R0), 50	④	１２０	８０	１３０	５０
ADD	R1,10	⑤	１２０	９０		
LD	40(R1), R0	⑥	１２０	９０	１３０	１２０

（3）ＲＡＩＤに関する知識を問う

１ＴＢ，４台のＲＡＩＤ構成において，以下のように１台が故障した。そのときの，あるブロックのデータおよびパリティを以下に示す。

Ｄ０　１００１１０１０
Ｄ１　－－－－－－－－
Ｄ２　００１１０１０１
Ｐ　　００００１１１０

① Ｄ１を復元せよ。偶数パリティとする。１０１１１００１
② ＲＡＩＤレベル０～５のうち，上述のようなパリティによる誤り訂正を行っているレベルはどれか。すべて答えよ。
３，４，５
③ １ＴＢ，４台のＲＡＩＤ１構成において，全体の容量を求めよ。 ２ＴＢ
④ １ＴＢ，４台のＲＡＩＤ５構成において，全体の容量を求めよ。 ３ＴＢ

（4）メモリに関する知識を問う

以下のA，Bのメモリについて答えよ。(K：2^{10}　M：2^{20})

	アクセス時間	容量
Ａ	２０ｎｓ	５１２Ｋビット
Ｂ	１００ｎｓ	2Ｍビット

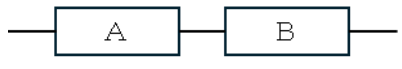
① 速度は、どちらが何倍速いか計算せよ。 Aが５倍高速
② Bについて、データが３２ビットの場合、アドレスのビット数を求めよ。$2^{21} \div 2^{5} = 2^{16}$ １６ビット
③ Bが主記憶、Aがキャッシュで、ヒット率90%の平均アクセス時間を求めよ。20×0.9+100×0.1 28ns
④ キャッシュにおけるダイレクトマッピング方式に対して，セットアソシアティブ方式の優れた点を述べよ。 ブロックの置き場所が複数になるため、ヒット率が向上する

（5）入出力インタフェースに関する知識を問う

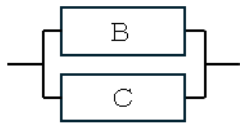
以下の各インタフェースについて、クロック周波数が１００ＭＨｚのときのデータ転送速度（Mバイト／秒）を求めよ。
① シリアルインタフェースの場合　100×2^-3 12.5MB/秒
② １２８ビットパラレルインタフェースの場合
100×2^7×2^-3 １６MB/秒
以下の各インタフェースについて、接続形態をポイントツーポイント、マルチポイント、ハブの中から選べ。
③ シリアルＡＴＡ ポイントツーポイント
④ ＵＳＢ ハブ
⑤ ＩＥＥＥ１３９４ ハブ

（6）信頼性に関する知識を問う

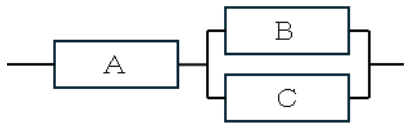
システムA（0．8），B（0．9），C（0．7）において、括弧中の値は各システム単体の稼働率である。以下の場合において、システム全体の稼働率を求めよ。

① 

0.8×0.9=0.72

② 

1−0.1×0.3=0.97

③ 

0.8×0.97=0.776

以下の各語句は、どのような性質を持つシステムあるいは工夫のことをいうか、説明せよ。
④ フォールトトレランス 故障が発生しても、システムを停止することなく処理を続行できるシステム
⑤ フェイルセーフ 故障時に、安全な結果に落ち着くようにしたシステム
⑥ フールプルーフ 操作ミスを防ぐための工夫

受験番号